



# Agilent 93000 SOC Series

ユーティリティライン  
(*Utility Line*)

簡易版・トラブルシューティングガイド



rev 0.1

## 「 目的 」

このガイドは Agilent93000 SOC シリーズにおけるユーティリティラインに関してご提供させていただくトラブルシューティング簡易日本語マニュアルです。

詳細は Agilent93000 SOC シリーズ サービスガイド、システムリファレンスガイド、スタンダードテストファンクションリファレンスガイドを参照願います。

## 「 改定履歴 」

Rev	変更日付	内容	改定者
0.1	2004/10/19	初版	山本

## 「 目次 」

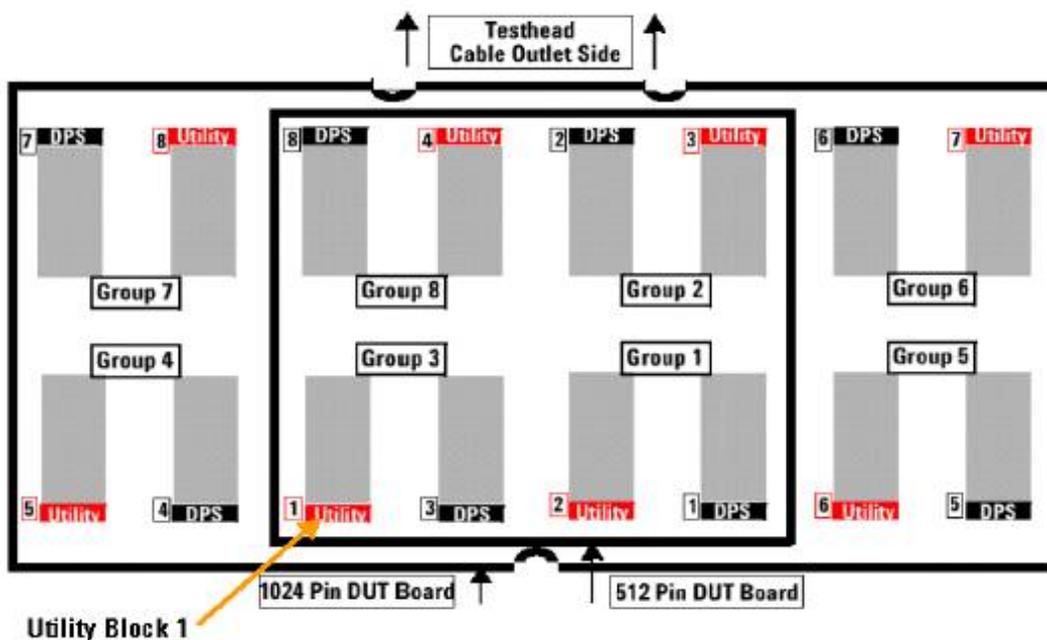
1. 概要	Page3
2. コントロールソフトウェア	Page4
3. スペック	Page4
4. インターフェースとサンプル回路	Page6
5. ユーティリティラインと HPPMU について	Page8
6. ユーティリティラインのポゴピン先におけるチェック方法	Page14
7. ダイアグノスティック	Page19
8. 要因と対策	Page19

## 「 1. 概要 」

ユーティリティラインを使って DUT ボード上のリレーや LED などの外部デバイスを制御したり、アプリケーションソフトウェアにより外部デバイス（又はテストデバイス）からのステータスを読みます。

512 ピンテストヘッドでは 64 ユーティリティライン、1024 ピンテストヘッドでは 128 ユーティリティラインがあります。ユーティリティラインはクロックボードより供給されます。また、512 ピンテストヘッドでは 4 つのユーティリティのポゴブロックがあり 1024 ピンテストヘッドでは 8 つのポゴブロックを有します。

各々のポゴブロックは 16 ユーティリティを持っています。その他に電源とグランドピンがあります。ノイズから回避するという意味でシステムグランドとユーティリティグラウンドはアイソレーション（分離）されています。



DUT ボード上ユーティリティライン

ユーティリティラインは下記の 2 つのタイプがあります。

- READ/WRITE ユーティリティはリード/ライトコマンドを外部デバイスに対して制御したりそれらの状態を読み取ります。
- WRITE only ユーティリティラインは外部デバイスを制御するためのみのコマンドです。

Utility Block	512 Pin test head	1024 Pin test head
1	Bit 00 to 06 Read-Write Bit 07 to 13 Write-Only Bit 14 to 15 Read-Write	Bit 00 to 06 Read-Write Bit 07 to 13 Write-Only Bit 14 to 15 Read-Write
2	Bit 00 to 15 Write-Only	Bit 00 to 06 Read-Write Bit 07 to 13 Write-Only Bit 14 to 15 Read-Write
3	Bit 00 to 15 Write-Only	Bit 00 to 15 Write-Only
4	Bit 00 to 15 Write-Only	Bit 00 to 06 Read-Write Bit 07 to 13 Write-Only Bit 14 to 15 Read-Write
5	-	Bit 00 to 15 Write-Only
6	-	Bit 00 to 06 Read-Write Bit 07 to 13 Write-Only Bit 14 to 15 Read-Write
7	-	Bit 00 to 15 Write-Only
8	-	Bit 00 to 06 Read-Write Bit 07 to 13 Write-Only Bit 14 to 15 Read-Write

## 「 2. コントロールソフトウェア 」

ユーティリティラインは専用のテストファンクション/ファームウェアコマンドだけによってコントロールされます。また、ルーティングセットやテストメソッドプログラムでも制御されます。

## 「 3. スペック 」

下表はユーティリティラインの規格です。

- **Utility Write-Only Lines**

Number of Utility Lines	55 (512 Pin test head), 83 (1024 Pin test head)
Output Type	Open-Collector (clamp diode to +5 V)
Output Voltage	Max. 5 V
Sink Current	Max. 50 mA (each)
Internal Pull-Up Resistor	None

外部ロジックデバイスは Write-Only ラインを使って制御します。

DUT ボード上のユーティリティラインへプルアップ抵抗をつなぎます。

- **Utility Read-Write Lines**

Number of Utility Lines	9 (512 Pin test head), 45 (1024 Pin test head)
Output Type	Open-Collector (clamp diode to +5 V)
Output Voltage	Max. 5 V
Sink Current	Max. 50 mA (each)
Input Type	TTL (Low: < 0.8 V, High: > 2.0 V typically)
Internal Pull-Up Resistor	5 kOhm to +5 V (URW14-15) 10 kOhm to +5 V (URW01-06) 271 kOhm to +5 V (URW00)

URW 1 4 – 1 5 はビット 1 4 と 1 5 Read/Write ラインという意味です。

URW 0 1 – 0 6 はビット 0 1 と 0 6 Read/Write ラインという意味です。

URW 0 0 はビット 0 0 Read/Write ラインという意味です。

- **Utility Power Supply**

Number of Power Supplies	1 (512 Pin test head), 5 (1024 Pin test head)
Output Voltage	5 V
Max Current	3.2 A (512 Pin test head), 3.2 A/1 A (1024 Pin test head) - See below

DUT ボードへマウントされるリレーやプルアップ抵抗のためにユーティリティパワーラインを使います。

1 0 2 4 ピンテストヘッド上でユーティリティブロックは下記のように5つの電源が用意されています。

- ブロック 1, 3, 5, 7 は1個の電源が用意されています。

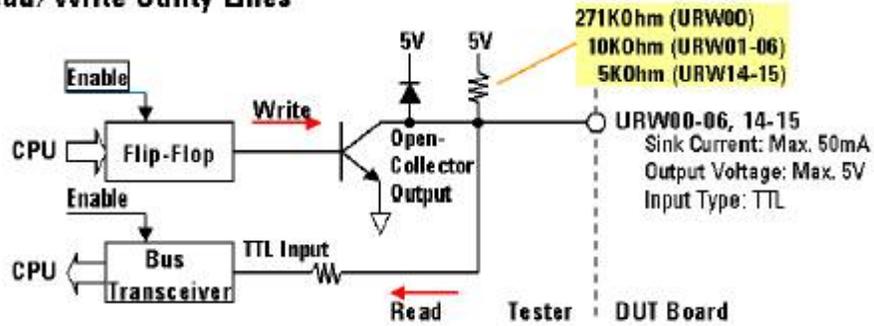
TOTAL で最大電流は3. 2 A となります。

- 他のブロックは独立した電源を持っています。最大1 A となります。決して他のブロックの電源とショート（短絡）させないでください。

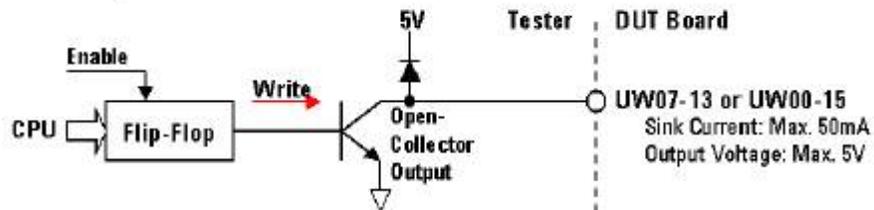
「 4. インターフェースとサンプル回路 」

下図はユーティリティラインのインターフェース回路です。

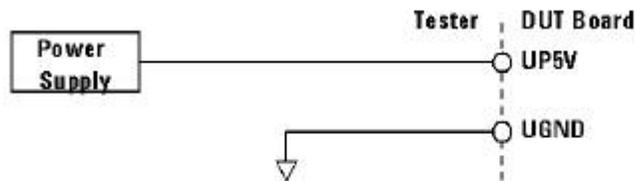
• Read/Write Utility Lines



• Write Utility Lines



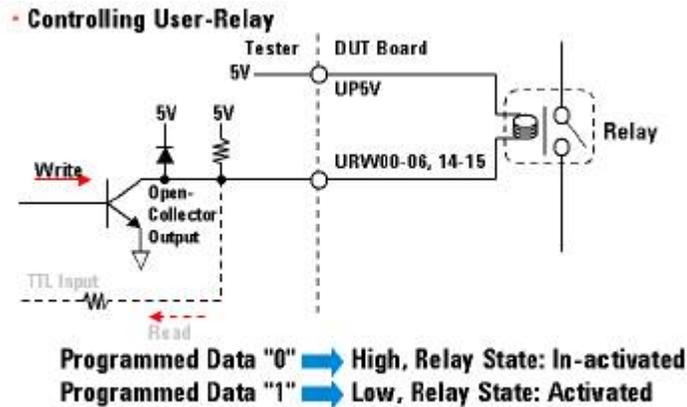
• Utility Power Supply and Ground



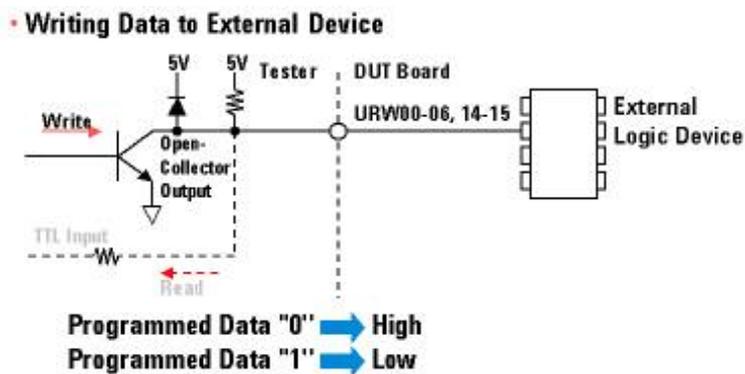
- URWxx (x xはビット番号) ユーティリティリード/ライトラインです。
- UWxx (x xはビット番号) ユーティリティライトオンリーです。
- UP5 vは5V ユーティリティ電源です。
- UGND はシステムグラウンドから分離されたユーティリティグラウンドです。

下図はサンプル回路です。

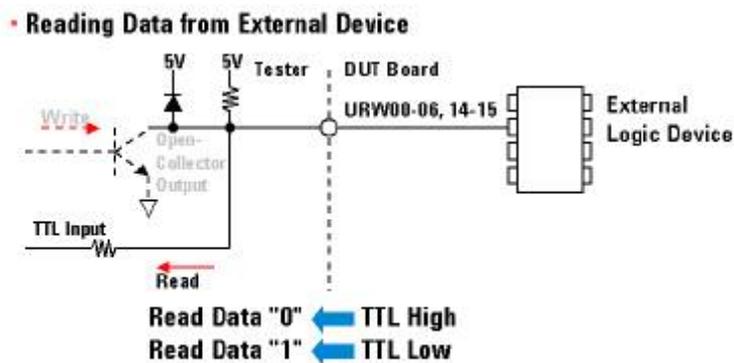
(1) READ/WRITE ユーティリティライン



Test circuits Using the Utility Read-Write Lines (1 of 3)



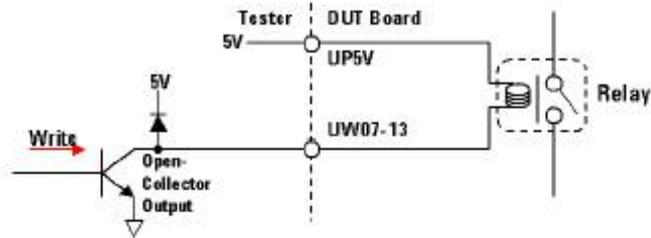
Test circuits Using the Utility Read-Write Lines (2 of 3)



Test circuits Using the Utility Read-Write Lines (3 of 3)

(2) WRITE-only ユーティリティライン

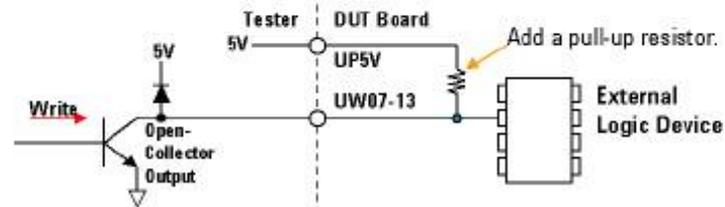
Controlling User-Relay



Programmed Data "0" → High, Relay State: In-activated  
Programmed Data "1" → Low, Relay State: Activated

Test circuits Using the Utility Write-Only Lines (1 of 2)

Writing Data to External Device

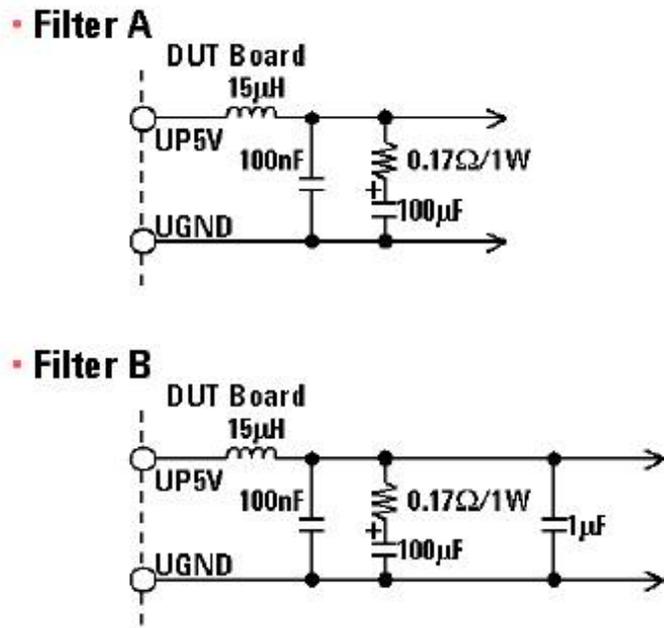


Programmed Data "0" → High  
Programmed Data "1" → Low

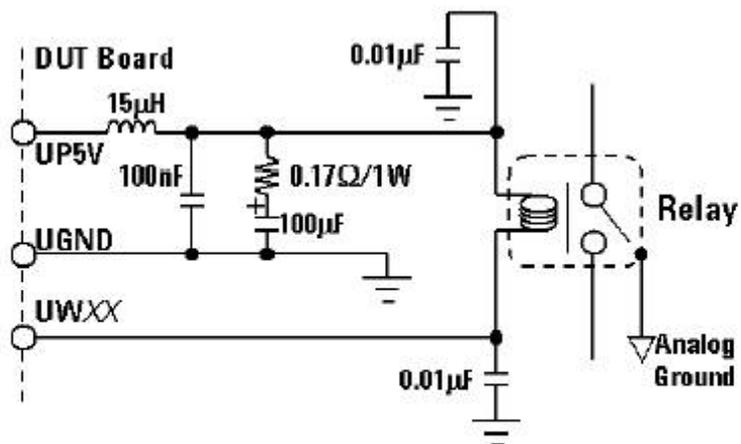
Test circuits Using the Utility Write-Only Lines (2 of 2)

ユーティリティライン上のノイズ除去方法例

下記は推奨する2つのタイプのフィルタ回路です。



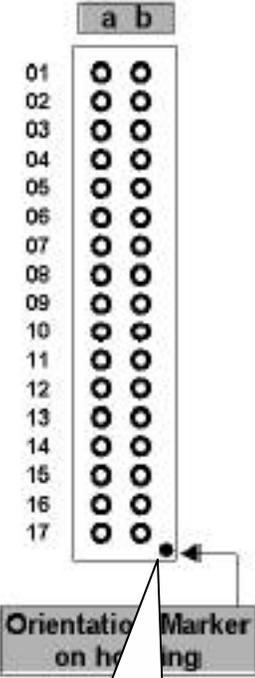
下記はフィルタタイプ A を使ってユーザーリレーを制御するためのサンプル回路です。



Controlling User Relay with Noise Prevention

「 5. ユーティリティラインと HPPMU について 」

① 5 1 2 ピン DUT ボード ポゴピンアサインメント



01  
02  
03  
04  
05  
06  
07  
08  
09  
10  
11  
12  
13  
14  
15  
16  
17

a b

Orientation Marker on housing

ポゴブロックのハウジング上のオリエンテーションマーカー

Pin No.	Utility block 1		Utility block 2, 3, 4	
	a	b	a	b
01	URW00	UGND	UW00	UGND
02	UGND	URW01	UGND	UW01
03	URW02	URW03	UW02	UW03
04	URW04	UP5V	UW04	UP5V
05	UP5V	URW05	UP5V	UW05
06	URW06	UW07	UW06	UW07
07	UW08	UGND	UW08	UGND
08	DSC	UW09	DSC	UW09
09	UW10	UGND	UW10	UGND
10	UGND	UW11	UGND	UW11
11	UW12	UGND	UW12	UGND
12	UGND	UW13	UGND	UW13
13	URW14	UGND	UW14	UGND
14	UGND	URW15	UGND	UW15
15	PDCS	PDCF	PDCS	PDCF
16	PGDS	PGRD	PGDS	PGRD
17	NC	NC	NC	NC

ユーティリティパッドの機能 (5 1 2 ピン DUT ボード)

Utility Block No.	1	2	3	4
HPPMU No.	12	21	22	11

ポゴブロック内 HPPMU ピンアサインメント (5 1 2 ピン DUT ボード)

② 1024ピン DUT ボード ポゴピンアサインメント

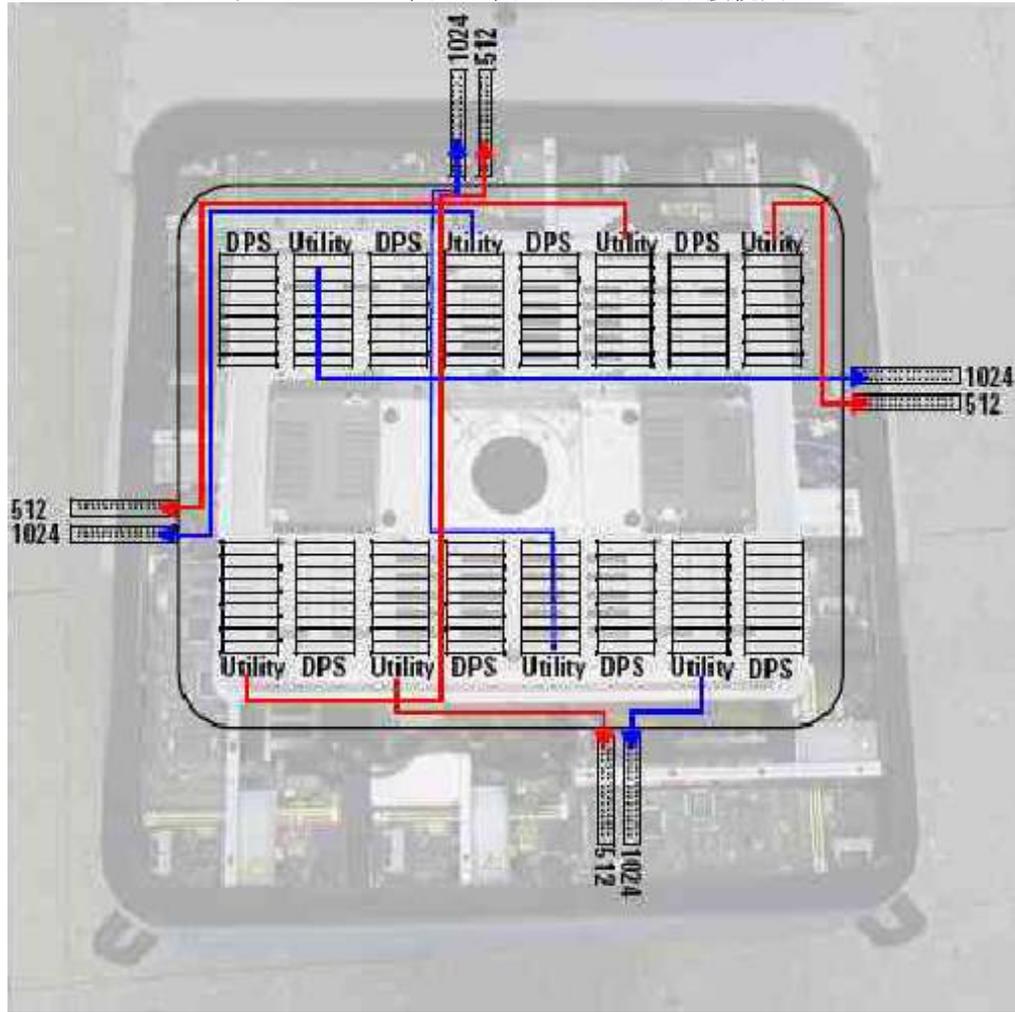
Pin No.	Utility block 1		Utility blocks 3, 5, 7		Utility blocks 2, 4, 6, 8	
	a	b	a	b	a	b
01	URW00	UGND	UW00	UGND	URW00	UGND
02	UGND	URW01	UGND	UW01	Reserved	URW01
03	URW02	URW03	UW02	UW03	URW02	URW03
04	URW04	UP5V	UW04	UP5V	URW04	UP5V
05	UP5V	URW05	UP5V	UW05	UP5V	URW05
06	URW06	UW07	UW06	UW07	URW06	UW07
07	UW08	UGND	UW08	UGND	UW08	UGND
08	DSC	UW09	DSC	UW09	DSC	UW09
09	UW10	UGND	UW10	UGND	UW10	Reserved
10	UGND	UW11	UGND	UW11	UGND	UW11
11	UW12	UGND	UW12	UGND	UW12	Reserved
12	UGND	UW13	UGND	UW13	Reserved	UW13
13	URW14	UGND	UW14	UGND	URW14	Reserved
14	UGND	URW15	UGND	UW15	UGND	URW15
15	PDCS	PDCF	PDCS	PDCF	PDCS	PDCF
16	PGDS	PGRD	PGDS	PGRD	PGDS	PGRD
17	NC	NC	NC	NC	NC	NC

ユーティリティパッドの機能 (1024ピン DUT ボード)

Utility Block No.	HPPMU No.	Utility Block No.	HPPMU No.
1	12	5	42
2	21	6	31
3	22	7	32
4	11	8	41

ポゴブロック内 HPPMU ピンアサインメント (512ピン DUT ボード)

③ 1024ピンテストヘッド内ユーティリティラインにおける接続図

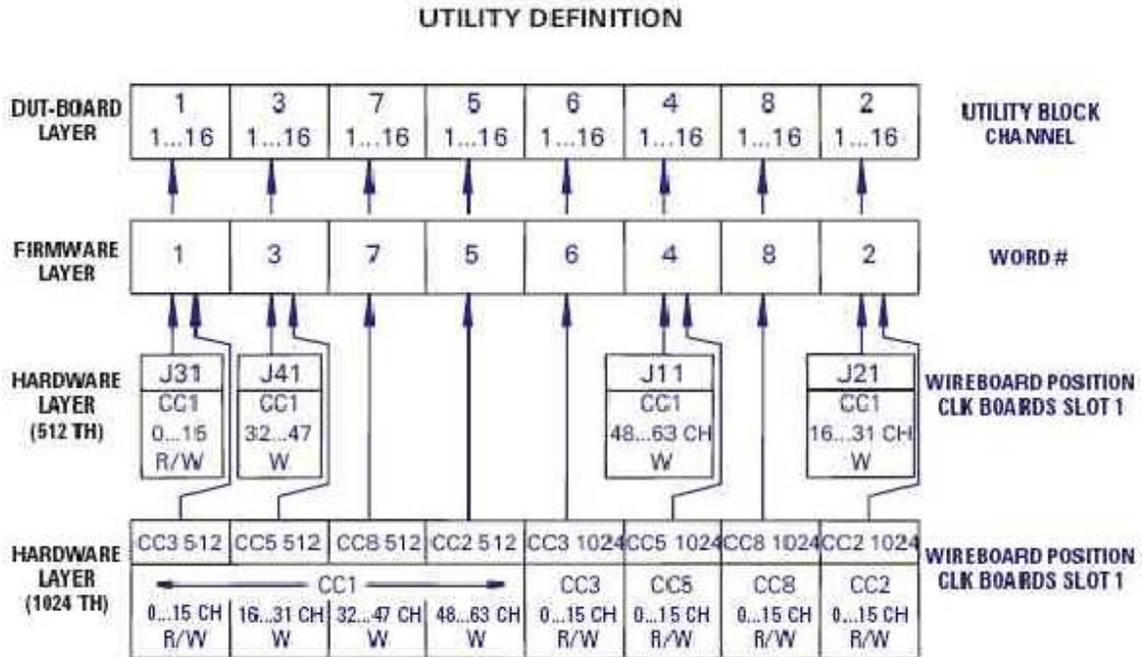


④ 1024ピン DUT ボードにおける各種関係表

<b>Pogo block group number</b>	3	2	6	4	5	8	7	1
<b>Utility line pogo block num.</b>	1	3	7	5	6	4	8	2
<b>Connector on card cage</b>	CC3 512	CC5 512	CC8 512	CC2 512	CC3 1024	CC5 1024	CC8 1024	CC2 1024
<b>Utility line channels</b>	0 ... 15	16 ... 31	32 ... 47	48 ... 63	0 ... 15	0 ... 15	0 ... 15	0 ... 15
<b>Features</b>	R/W	W	W	W	R/W	R/W	R/W	R/W
<b>Utility lines controlled by</b>	CC1				CC3	CC5	CC8	CC2
<b>5 V utility power controlled by</b>	CC1				CC3	CC5	CC8	CC2
<b>HPPMU controlled by</b>	CC1	CC6	CC7	CC4	CC3	CC5	CC8	CC2

④クロックボード、ユーティリティポゴブロックのマッピング

**Clock Board Utility Line POGO Block Mapping**



⑤ユーティリティポゴブロック番号と各種関係表

Utility line pogo block 番号	1	3	7	5	6	4	8	2
Pogo block group 番号	3	2	6	4	5	8	7	1
SPMU 番号 (カードケース番号)	12(CC1)	22(CC6)	32(CC7)	42(CC4)	31(CC3)	11(CC5)	41(CC8)	21(CC2)
Utility line 制御カードケース番号	CC1	CC1	CC1	CC1	CC3	CC5	CC8	CC2

各ユーティリティラインの動作に何らかの問題があって、ユーティリティ制御カードケース番号でスロット1のクロックボードに不具合があると判断した場合はこの表を利用して不良のクロックボードを特定します。

その場合この表においてS P M U 番号 (カードケース番号) は無視してください。

## 「 6. ユーティリティラインのポゴピン先におけるチェック方法 」

ユーティリティラインを使って最も利用される目的として DUT ボード上のユーザーリレーを ON/OFF させることがあげられます。

ここではこのユーザーリレーが ON/OFF されないときのトラブルシューティング手法として下記にご紹介します。

用意するもの

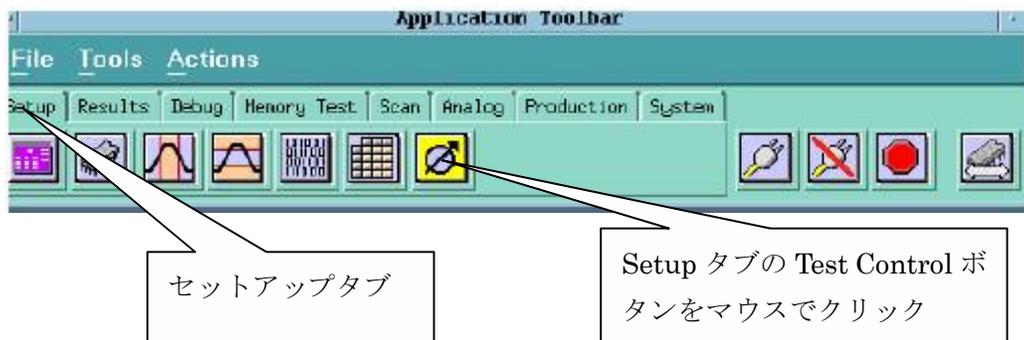
- (1) ハンディテスター
- (2) 適当な固定抵抗 (5 k $\Omega$ —10 k $\Omega$ 程度) \*
- (3) わにロクリップ \*

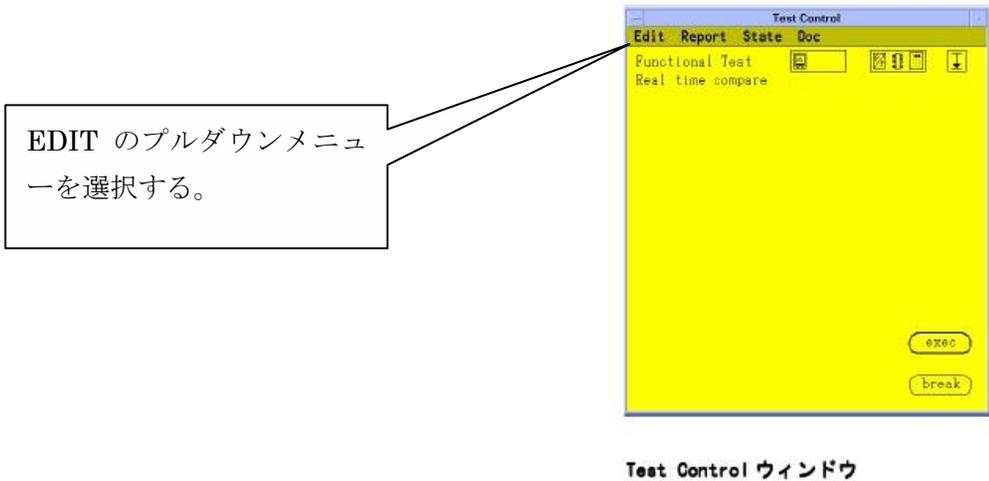
\* (2) - (3) は実際に使用される DUT ボードを使わず、例えば E7010C type インターコネクションボード (at speed diag ボード) など負荷 (ユーザーリレー) がないボードを使用する場合に必要となります。

量産環境においてはエンジニアリングモードにするか若しくは量産環境を終了し、SmarTest を起動します。SmarTest の起動方法は下記になります。

```
$ /opt/hp93000/soc/prod_env/bin/HPSmarTest &
```

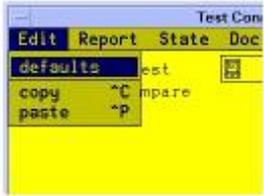
システムソフト (SmarTest) においてアプリケーションツールバーのセットアップタブで“Test Control” ボタンをクリックして Test Control ウィンドウを出します。このウィンドウで Edit のプルダウンメニューで default を選びグループで “Other tests” を選択します。このメニューのうち set\_utility\_lines をダブルクリックすることにより set\_utility\_lines の画面が出ます。この画面で各ユーティリティブロックのフィールドにおいて “0” にしたり “1” にすることによりユーティリティラインのビットを強制的に ON/OFF させることができます。



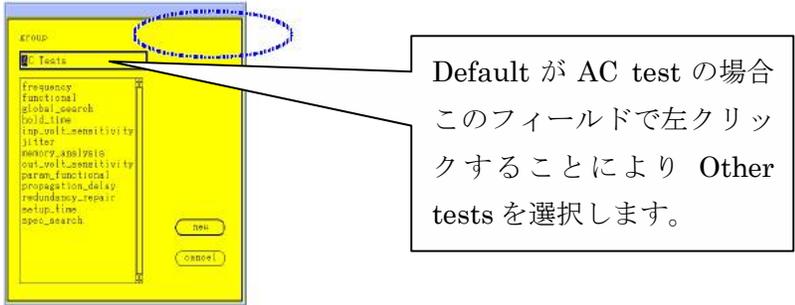


Edit メニューから Default を選びます。

**Test Control Edit プルダウン・メニューの "defaults" の選択**



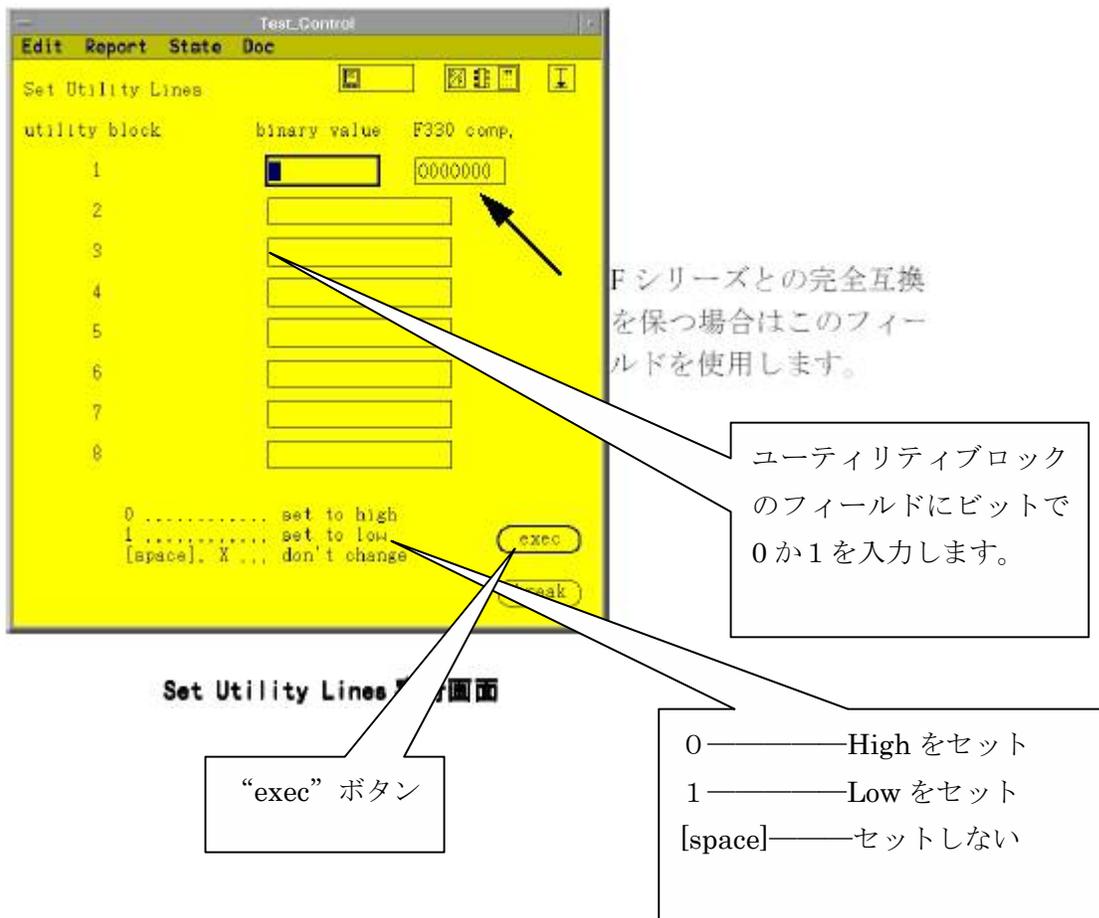
グループフィールドで default が AC tests の場合そのフィールドにおいて左クリックでプルダウンメニューを出し、Other tests を選択します。



デフォルトの "AC Tests" モードの Test Control ウィンドウ

Other tests のグループにおいて set\_utility\_lines をダブルクリック又はクリックして "new" ボタンを押すことにより set\_utility\_lines 画面が出ます。

(この説明の中で Other tests グループにおけるウインドウ画面は省略します。)



上図は Set Utility Lines の画面です。各フィールドはユーティリティブロック番号に対応します。それぞれの入力フィールドに16個のユーティリティラインを設定します。

入力フィールドで指定する16桁は0-15のユーティリティラインに対応します。

最下位の桁はユーティリティライン0を設定し、最上位の桁はユーティリティライン15を設定します。設定を終え“exec”ボタンをマウスでクリックすることにより実行することが出来ます。

ここでユーティリティ3のビット00がDUTボード上のユーザーリレーを駆動しているとします。何らかの不具合でこのUW300(Write-only)のビットがONにならず、ここに対応したDUTボード上のユーザーリレーが駆動しないとした場合はこのSet Utility Lines画面のユーティリティブロック3のフィールドのビットをセットさせます。この場合1つのビットをセットするよりはビット0-15を全てセットさせる方が手間が省けます。

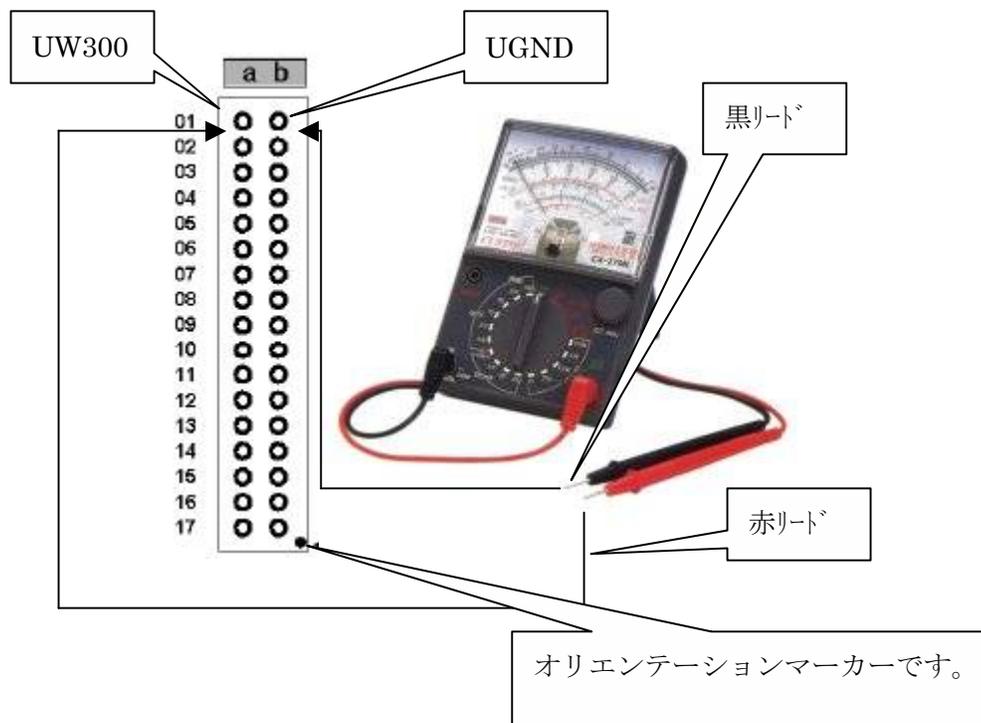
UW300 (Write-only) で何もセットしない通常状態では 5V 電圧が出力されているはずで  
す。ユーティリティ3で“Low” をセットし “exec” で実行した後 DUT ボード上の UW300  
をハンディテスターを使って 5V 電圧が 0V 電圧近い値になるかを確認します。

DUT ボード上のユーザーリレーの回路に問題ないとした仮定に基づいて、もし 5V 電圧の状態  
のままであれば UW300 はテスターリソースとして正常に動作していない可能性があります。

以下にハンディテスタを使った接続図を示します。接続の際は隣のピンに接触しないように  
注意を払ってください。

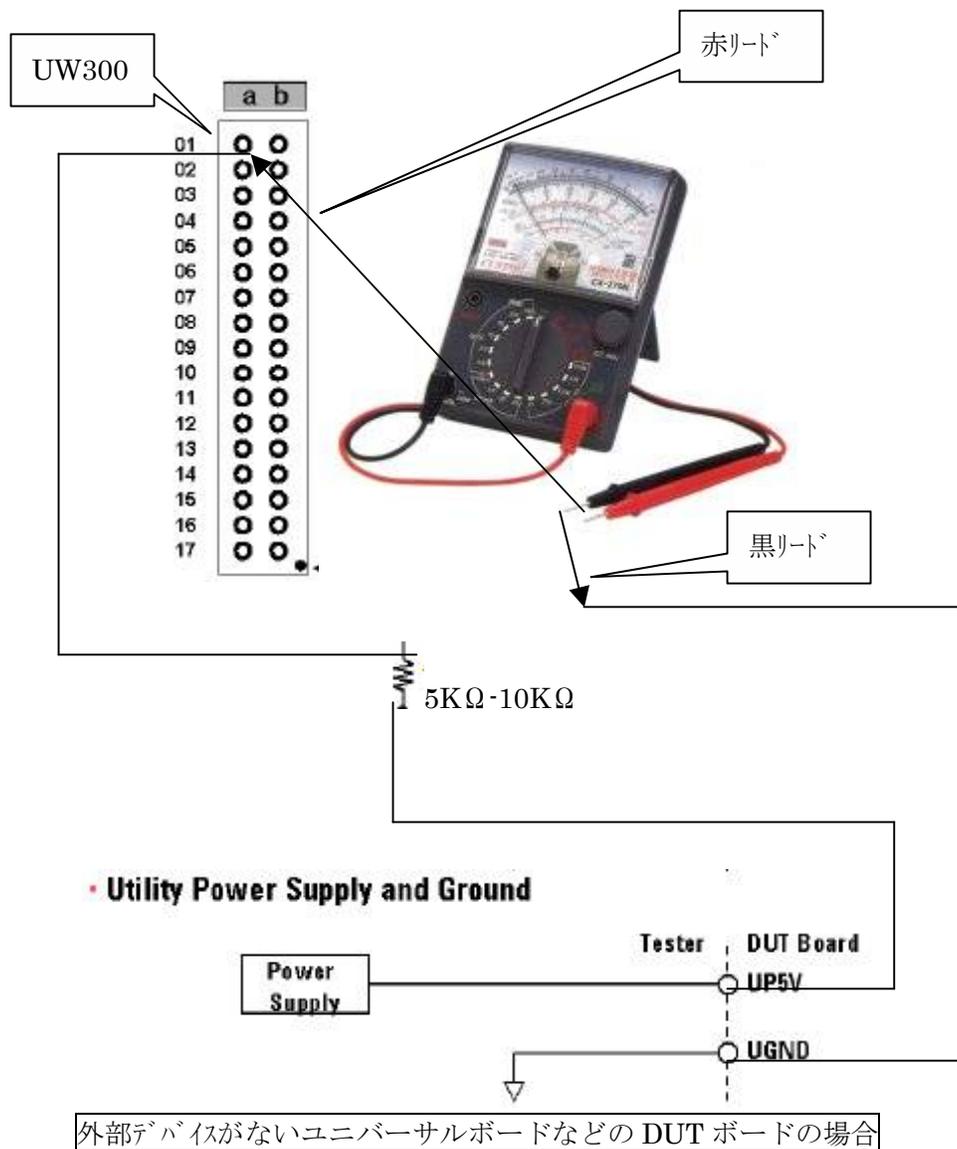
1024ピン DUT ボード ポゴピンアサインメントより a-01 は UW300、b-01 は UGND  
です。下図はユーティリティラインのポゴブロックですが実際は DUT ボード上面にてハン  
ディテスタのリード棒をパッド面に当てて測ります。

殆どの DUT ボードには DUT ボード上にユーティリティライン番号が印刷されているはずです。



実際に使用されている DUT ボードの場合

また、使用されている DUT ボードを利用せず外部デバイスが搭載されていないユニバーサルボードや E7010C type インターコネクションボード (at speed diag ボード) を使った場合はユーティリティラインの仕様にあわせてプルアップ抵抗を接続し確認することも可能です。この場合 WRITE-only のユーティリティラインにプルアップ抵抗を付加しなければなりません。この方法の利点として実際に利用されている DUT ボード側の不具合なのか、またはテスター側の不具合なのかを明確に切り分けできることが出来ます。補足として Read/Write ユーティリティラインの場合はプルアップ抵抗を付加する必要がありません  
 以下に WRITE-only のユーティリティラインについての接続図を示します。



## 「 7. ダイアグノスティック 」

### “Nomal Diagnostics” (SmarTest ver 4.3.0未満)

Nomalのダイアグとは通常、定期的に行われていますダイアグのことです。

Test番号4 (Clock Generation test) においてユーティリティラインのドライバまでをチェックします。1024ピンテストヘッドにおいてユーティリティラインのドライバはカードケージ (CC4,6,7除く) のスロット1にありますクロックボードにその回路があります。

たいていは、このダイアグでユーティリティラインのチェックは出来ますが、ユーティリティポゴブロックのピン先まではチェック出来ません。

NomalのダイアグはDUTボード (ロードボード) をDUTにセットせずに行うダイアグですのでポゴピン先まではチェック出来ないということになります。

## 「 8. 要因と対策 」

ユーティリティラインに関係する不具合が発生した場合、先ず DUT ボードおよびその外部デバイスが原因なのかテストシステムが原因なのかを切り分ける必要があります。

以下にその切り分けのプロセスをまとめます。

- ① “Nonal Diagnostic” においてテスト番号4番 (Clock Generation Test) を実行する。
- ② ①においてユーティリティ関係のサブテストで Fail した場合は修理となります。  
その場合はセルフメンテナンスを実施するか又は弊社コールセンターへ修理依頼をしてください。
- ③ ①において Diag Pass した場合は DUT ボード及びその外部デバイス (例えばユーザーリレー) に問題がないかを確認します。もし、同じ種類の DUT ボードをお持ちの場合はそれを使ってもう一度、アプリケーション上 (又は量産環境上) でチェックします。
- ④ ③において不具合が解消できない場合は「 6. ユーティリティラインのポゴピン先におけるチェック方法 」を参照して、不具合の特定をします。
- ⑤ 不具合が特定出来たとして、DUT ボード又はその外部デバイスが原因でなかった場合はテストシステム側に原因があると判断出来ます。その場合はセルフメンテナンスを実施するか又は弊社コールセンターへ修理依頼をしてください。
- ⑥ ⑤においてテストシステムに問題があってセルフメンテナンスを行う場合に下記に修理をする上でのヒントを示します。

- (1) ユーティリティラインのポゴピンは抜けていませんか？又は汚れていませんか？  
場合によっては DUT ボード下面でポゴピンが接触する面は汚れていませんか？
- (2) ユーティリティラインのポゴピンはポゴブロックとリボン（フラット）ケーブルから形成されています。テストヘッドのフロントカバーを外し、その形成部分が外れていませんか？
- (3) ユーティリティラインの番号によりそれを制御しているクロックボードを特定します。「 5. ユーティリティラインと HPPMU について 」の⑤ユーティリティポゴブロック番号と各種関係表を参照します。特定したクロックボードを他のクロックボードとスワップ又は交換してどうですか？

以上

END